

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 05-260458
 (43) Date of publication of application : 08.10.1993

(51) Int. Cl. H04N 7/133
 G06F 15/66

(21) Application number : 04-324792 (71) Applicant : TELEVERKET
 (22) Date of filing : 10.11.1992 (72) Inventor : BRUSEWITZ HARALD

(30) Priority

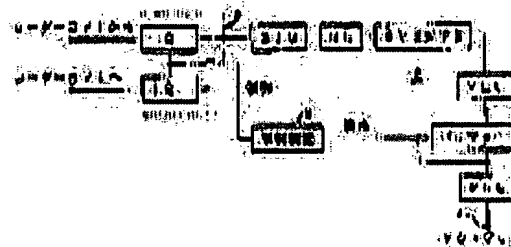
Priority number : 91 9103381 Priority date : 15.11.1991 Priority country : SE

(54) METHOD AND DEVICE FOR IMAGE CODING OF VIDEO SIGNAL

(57) Abstract:

PURPOSE: To prevent overflow by adjusting the step height in a quantizer as the difference between an actual value and an ideal value of the information volume in a buffer storage device.

CONSTITUTION: The information volume of the buffer storage device is adjusted by changing the step height in a quantizer Q. A function of a controller 6 detects not only the information volume in the buffer storage device but also the bit rate in the output of the buffer storage device. The controller 6 calculates an ideal information volume of the buffer storage device expressed by Bideal and compares it with the actual value. That is, the difference between the actual value and the ideal value is calculated, and the step height in the quantizer is changed as a function of this difference. A control signal in the output of the controller 6 is inputted to both the quantizer Q and an inverse quantizer IQ. If the quantizer is constituted as a part of a coder core, the control signal is inputted to a coder core quantizer.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision
 of rejection]

[Kind of final disposal of application]

other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998, 2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-260458

(43)公開日 平成5年(1993)10月8日

(51)Int.Cl. ⁵	識別記号	序内整理番号	FI	技術表示箇所
H 0 4 N 7/133	Z			
G 0 6 F 15/66	3 3 0 A	8420-5L		

審査請求 未請求 請求項の数12(全 8 頁)

(21)出願番号	特願平4-324792	(71)出願人	591076567 テレベルケット TELEVERKET スウェーデン王国、エス-123 86 ファ ルスタ、フェルネボガーテン 81-87
(22)出願日	平成4年(1992)11月10日	(72)発明者	ハラルド プルセウィッツ スウェーデン王国、エス 125 33 エル ブシェ、ビベルペーゲン 31
(31)優先権主張番号	9 1 0 3 3 8 1-1	(74)代理人	弁理士 新実 健郎 (外1名)
(32)優先日	1991年11月15日		
(33)優先権主張国	スウェーデン(SE)		

(54)【発明の名称】 ビデオシグナルのイメージコーディングのための方法及び装置

(57)【要約】

【構成】 ビデオシグナルがコーディングされ量子化されることによってビットストリームに変換される。ビットストリームが、伝送ライン上を一定のビットレートで伝送される前に、バッファ記憶装置に記憶される。バッファ記憶装置の情報量が、量子化器におけるステップ高さを変化させることによって調整される。インプットでのフレームレート、およびアウトプットでのフレームレート、ビットレートが知られることによって、バッファ記憶装置の理想的な情報量が決定され得る。バッファ記憶装置の実際の情報量が検出され、理想的な情報量と比較された後、これらの差がとられる。量子化器のステップ高さがこの差の関数として調整される。

【特許請求の範囲】

【請求項1】 既知のフレームレートをもつビデオシグナルのイメージコーディングのための方法であって、前記ビデオシグナルをコーディングして量子化し、前記シグナルのデジタル化および圧縮を実行し、ビットストリームが伝送される伝送ラインによって決定されるビットレートをもつビットストリームを形成するステップと、
前記ビットストリームをバッファ記憶装置に記憶させるステップと、
前記バッファ記憶装置の情報をモニターするステッ

$$(GOB-1+MB/33)/12 \times$$

ここで、

GOBはブロックグループの数、

MBはマクロブロックの数、

k1 はコーダーによって決定されるスキップされたフレームの数、

f oはビデオシグナルのビットレート、

Rはビットストリームレート、

gはコーディングが終了したときを考慮するもの、

bR/f oはバッファ記憶装置において許容される最小の情報量である、によって与えられることを特徴とする請求項1に記載の方法。

【請求項3】 前記量子化器におけるステップ高さの調整が、前記ステップ高さを、

$$QUANT=f(B-Bideal),$$

ここで、

Bは前記バッファ記憶装置の情報量、

Bideal は前記バッファ記憶装置の前記理想的な情報量、

f はB-Bideal の値に対して一定値をとり、

さらに、QUANTは、

$$(GOB-1+MB/33)/12 \times (k1+g)R/f o+bR/f o,$$

ここで、

GOBはブロックグループの数、

MBはマクロブロックの数、

k1 はコーダーによって決定されるスキップされたフレームの数、

f oはビデオシグナルのビットレート、

Rはビットストリームレート、

gはコーディングが終了したときを考慮するもの、

bR/f oはバッファ記憶装置において許容される最小の情報量である、によって与えられ、

さらに、量子化器におけるステップ高さを、

$$QUANT=f(B-Bideal),$$

ここで、

Bは前記バッファ記憶装置の情報量、

$$(GOB-1+MB/33)/12 \times (k1+g)R/f o+bR/f o,$$

ここで、

GOBはブロックグループの数、

ブと、

前記バッファ記憶装置のアウトプットにおいて前記ビットストリームのレートを検出するステップと、

前記バッファ記憶装置の理想的な情報量を計算するステップと、

量子化器におけるステップ高さを、前記バッファ記憶装置の前記モニターした情報量と前記バッファ記憶装置の前記理想的な情報量との差の関数として調整するステップとを含むことを特徴とする方法。

10 【請求項2】 前記バッファ記憶装置の前記理想的な情報量が、

$$(k1+g)R/f o+bR/f o,$$

$$QUANT_{min} \leq QUANT \leq QUANT_{max}$$

の範囲内にあり、QUANT_{min} およびQUANT_{max} は、それぞれ許容される前記ステップ高さの最小値および最大値である、によって計算することによってなされることを特徴とする請求項1に記載の方法。

【請求項4】 既知のフレームレートをもつビデオシグナルのイメージコーディングのための方法であって、

20 前記ビデオシグナルをコーディングして量子化し、前記シグナルのデジタル化および圧縮を実行し、ビットストリームが伝送される伝送ラインによって決定されるビットレートをもつビットストリームを形成するステップと、

前記ビットストリームをバッファ記憶装置に記憶させるステップと、

前記バッファ記憶装置の情報をモニターするステップと、

30 前記バッファ記憶装置のアウトプットにおいて前記ビットストリームのレートを検出するステップとを含み、前記バッファ記憶装置の理想的な情報量が、

$$(k1+g)R/f o+bR/f o,$$

Bideal は前記バッファ記憶装置の前記理想的な情報量、

f はB-Bideal の値に対して一定値をとり、

さらに、QUANTは、

$$QUANT_{min} \leq QUANT \leq QUANT_{max}$$

40 の範囲内にあり、QUANT_{min} およびQUANT_{max} は、それぞれ許容される前記ステップ高さの最小値および最大値である、

によって、前記バッファ記憶装置の前記モニターした情報量と前記理想的な情報量との差の関数として調節するステップを含んでいることを特徴とする方法。

【請求項5】 前記バッファ記憶装置の前記理想的な情報量が、

$$(k1+g)R/f o+bR/f o,$$

MBはマクロブロックの数、

50 k1 はコーダーによって決定されるスキップされたフレ

ームの数、
 f_o はビデオシグナルのビットレート、
 R はビットストリームレート、
 g はコーディングが終了したときを考慮するもの、
 bR/f_o はバッファ記憶装置において許容される最小の情報量である、によって与えられ、前記コーダによって決定される前記スキップされたフレームの数 k_1 が、前記バッファ記憶装置のアウトプットにおけるシグナルのビットレート R およびビデオインプットシグナルのフレームレート f_o の関数であることによって、1
 フレーム当たりのビット数が、予め決定される値より小
 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50
 さく、受信機におけるデコーダによって必要とされるスキップされたフレームの数よりも大きくなっていることを特徴とする請求項1に記載の方法。

【請求項6】 前記コーダによって決定されるスキップされるフレームの数が、前記バッファ記憶装置のアウトプットにおけるシグナルのビットレートおよびビデオインプットシグナルのフレームレートの関数となっていることによって、1
 フレーム当たりのビット数が、予
 め決定される値より小さく、受信機におけるデコーダによって必要とされるスキップされたフレームの数より
 20 21 22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50
 大きくなっていることを特徴とする請求項4に記載の方法。

【請求項7】 請求項1に記載の方法にしたがって、既知のフレームレートをもつビデオシグナルのイメージコーディングのための装置。

【請求項8】 既知のフレームレートをもつビデオシグナルのイメージコーディングのための装置であって、前記ビデオシグナルをコーディングして量子化し、前記シグナルのディジタル化および圧縮を行い、イメージ
 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50
 コーディングされたシグナルが伝送される伝送ラインによって決定されるビットレートをもつビットストリームを形成する装置と、

前記ビットストリームを、伝送の前に記憶するバッファ記憶装置と、

前記バッファ記憶装置の情報量および前記バッファ記憶装置のアウトプットにおける前記シグナルのビットレートをモニターし、前記バッファ記憶装置の理想的な情報量を計算し、量子化器におけるステップ高さを、前記バッファ記憶装置の前記モニターした情報量と前
 40 41 42 43 44 45 46 47 48 49 50
 記理想的な情報量との差の関数として調整する手段とを有していることを特徴とする装置。

【請求項9】 集積回路からなっていることを特徴とする請求項8に記載の装置。

【請求項10】 必要なパラメータが導出されるデータを記憶するBOOT-PROMを有していることを特徴とする請求項8に記載の装置。

【請求項11】 請求項8に記載のビデオシグナルのイメージコーディングのための装置を有していることを特徴とするテレビ電話システム。

【請求項12】 請求項1に記載の方法にしたがって作動する装置を有していることを特徴とするテレビ電話システム。

【発明の詳細な説明】

【0001】

【発明の背景】本発明は、ビデオシグナルのイメージコーディングのための方法及び装置に関する。本発明による方法及び装置は、例えば、テレビ電話機において使用されるビデオシグナルの伝送において使用されることを、主として意図されている。このような使用に対して良好な品質をもつシグナルを得るために、ビデオシグナルは、ディジタルシグナルに変換される。ディジタルシグナルのフォーマットは、国際電信電話諮問委員会（C
 C I T T）H. 261規格によって指定される。しかしながら、ビデオシグナルのディジタル化の方法は、ユーザによって独立に選択され得る。

【0002】ディジタルシグナルの伝送は、通常、多数の回路によって搬送される。そして、これらの多数の回路は、しばしば、ビデオインプットシグナル部、コー
 40 41 42 43 44 45 46 47 48 49 50
 ダーコアおよびビデオマルチプレクサ（VMUX）に分割される。ビデオインプットシグナル部は、ビデオインプットシグナルの適当なシグナル処理を実行する。コーダは、いくつかの形式の予測的（INTER）または非予測的（INTRA）なシグナルの変換コーディングを実行する。変換コーディングの後、シグナルが量子化される。

【0003】ディジタルビットストリームが、その後、ビットストリームの圧縮を行うべく、VMUXによってさらにコード処理される。通常、ランレングスコーディング、可変レングスコーディングおよびエラー補正がまた実行される。VMUXの作動が、通常、シグナルプロセッサによって実行される。これらのコーディングは、1
 フレーム当たり異なる数のビットを生成し、イ
 メージコーディング装置のアウトプットでのライン上の
 ビットレートは一定となり、VMUXは、バッファ記憶
 装置を含んでいる。

【0004】周知の技術において生じている問題は、バッファ記憶装置におけるオーバーフローを防止すること、およびバッファが早期に空にされることを防止することに関係する。これらの問題は両方ともに、イメ
 40 41 42 43 44 45 46 47 48 49 50
 ージの品質の低下を引き起こす。同時に、バッファ記憶装置の情報量は、できるだけ小さくならない。

【0005】本発明の目的は、量子化器におけるステップ高さをバッファ記憶装置の情報量に対する現実の値と理想値との差の関数として調整することによって調整されるバッファ記憶装置の情報量を準備することにより、前述の問題点を克服することである。

【0006】

50 【発明の要約】この目的を達成するため、本発明は、既

5

知のフレームレートをもつビデオシグナルのイメージコーディングのための方法であって、前記ビデオシグナルをコーディングして量子化し、前記シグナルのデジタル化および圧縮を実行し、ビットストリームが伝送される伝送ラインによって決定されるビットレートをもつビットストリームを形成するステップと、前記ビットストリームをバッファ記憶装置に記憶させるステップと、前記バッファ記憶装置の情報量をモニターするステップと、前記バッファ記憶装置のアウトプットにおいて前記ビットストリームのレートを検出するステップと、

$$(GOB-1+MB/33)/12 \times (k1+g)R/f_0 + bR/f_0,$$

ここで、GOBはブロックグループの数、MBはマクロブロックの数、k1はコーダーによって決定されるスキップされたフレームの数、f₀はビデオシグナルのビットレート、Rはビットストリームレート、gはコーディングが終了したときを考慮するもの、bR/f₀はバッファ記憶装置において許容される最小の情報量である。

【0008】本発明はまた、本発明による方法に係る、既知のビットレートをもつビデオシグナルのイメージコーディングのための装置を提供する。この装置は、集積回路、例えばVLSI回路として構成されていることが好ましい。

【0009】

【好ましい実施例の詳細な説明】周知のイメージコーディング装置の基本的な構造が、図1に示してある。この装置は、コーダーコア1およびVMUX2を有している。フレームレートf₀をもつビデオシグナルが、コーダーコア1に、(図示はしない)リミターまたは他のインプット装置を通じてインプットされる。インプットシグナルは、変換コーダーTに、減算回路3を通じてインプットされる。シグナルは、コーダーTによって変換された後、量子化器Qにおいて量子化される。コーダーコア1は、通常、減算回路3によってビデオシグナルから減算されるフレームに対するいくつかの形式の予測コーディングを使用する。その後、逆量子化および逆変換が、それぞれ、逆量子化器IQおよび逆変換コーダーITによって実行される。フレームメモリFMおよびおそらく動作予測器MEが、予測において使用される。

【0010】コーダーコア1のアウトプット、すなわち量子化器Qのアウトプットは、VMUX2のインプットに接続されている。VMUX2は、そのインプットがVMUXのインプットを形成するスキニング装置ZIGと、ランレングスコーディング装置RLと、ランレングスコーディングを支援する装置EVENTSと、可変レングスコーディング装置VLCと、バッファ記憶装置と、エラー補正装置FECとを有している。これらの装置は、直列に接続され、当業者によって周知の方法で動作する。

【0011】VMUXにおいて、ビデオシグナルは、F

6

前記バッファ記憶装置の理想的な情報量を計算するステップと、量子化器におけるステップ高さを、前記バッファ記憶装置の前記モニターした情報量と前記バッファ記憶装置の前記理想的な情報量との差の関数として調整するステップとを含むことを特徴とする方法を提供する。

【0007】本発明による方法の1つの特徴によれば、バッファ記憶装置の理想的な情報量は、次のようになる。すなわち、

ECのアウトプット4に一般に接続された(図示はしない)伝送ライン上にできるだけ経済的に伝送されるように処理される。シグナルは、また、伝送ライン上にいてビットレートRに適合されなければならない。ビットレートは、アウトプット4でクロックから導出される。

【0012】VMUXの作動は、通常、プログラムされたシグナルプロセッサによって実行される。実際、量子化器5は、コーダーコア1またはVMUX2のいずれかの一部を構成し得る。本発明の好ましい実施例においては、図2に示したように、量子化器5は、VMUXに含まれるが、これらは、VMUXが、選択的に、量子化器を有するまたは有しないコーダーコアと共に使用され得るようにバイパスされる。

【0013】バッファ記憶装置の機能は、伝送ライン上のビットレートによって制御されるクロックレートでビットを解放することである。ビデオシグナルのコーディングは、とりわけフレームの情報量に依存して、1フレーム当たり異なる数のビットを生成するので、バッファ記憶装置の情報量が変化し得る。バッファ記憶装置でオーバーフローが発生しないようにされるべきであることに注意することが重要である。なぜなら、オーバーフローによって、フレーム上における情報の回復できない消失が生じてしまうからである。さらに、バッファ記憶装置の情報量は、遅延、すなわちビットがバッファ記憶装置に記憶される時間を短縮するために、できるだけ小さくなっている必要がある。また、バッファ記憶装置はめったに空にならないことが保証されなければならない。なぜなら、バッファ記憶装置が空になると、余分なビットをビットストリーム内に詰め込む必要があり、これは、イメージの品質の低下を引き起こしてしまうからである。

【0014】ビットストリームのフォーマットは、上述のようにCCITT規格によって与えられる。1つのフレームは、GOBで表される12個のブロックグループからなっており、各ブロックグループは、MBで表される33個のマクロブロックからなっている。イメージコーディング装置のインプットにおけるビデオシグナルのフレームレートf₀は、一般に30Hzである。

【0015】本発明の実施例においては、図2に示した

ように、バッファ記憶装置の情報量Bは、量子化器Qにおけるステップ高さを変化させることによって調整される。制御装置6の機能は、図2に示したように、バッファ記憶装置の情報量Bだけでなく、バッファ記憶装置の出力におけるビットレートRもまた検出することである。制御装置6は、Bidealとして表されるバッファ記憶装置の理想的な情報量を計算し、それを現実の値と比較する。制御装置6は、現実の値と理想値との差を計算し、量子化器Qにおけるステップ高さをその差の関数として変化させる。制御装置6のアウトプットにおける制御信号は、量子化器Qおよび逆量子化器IQの両方にインプットされる。もし量子化器がコーダの一部として構成されているならば、制御信号は、コーダ量子化器にインプットされる。

【0016】図3は、本発明の好ましい実施例の作動の間に、バッファ記憶装置の情報量がどのように変化するかの例を示したものである。1フレームが、1/f o秒間に、より詳しく言えば、(1-g) 1/f o秒間にコーディングされる。この場合、gの値はコーディングが終了したときを考慮する。この間に、バッファ記憶装置の情報量は、Beとして表される値まで増大する。別の技術によれば、バッファ記憶装置の情報量を制限するために、k個のフレームがスキップされる。k0以上のkの値は、受信機におけるデコードによって必要とされるスキップされたフレームの数を表す。数kは、また、バッファ記憶装置のアウトプットにおけるビット

$$B_{ideal} = (GOB - 1 + MB/33)/12 \times (k_1 + g) R / f_o + b R / f_o$$

として得られる。ここで、上述のように、GOBはブロックグループの数であり、MBはマクロブロックの数である。したがって、Bidealは、バッファ記憶装置がk1 + 1フレーム時間間隔の間に、b R / f oの最小限の値まで空にされるべくもたねばならない情報量となる。

【0020】量子化プロセスにおいて生成されるビット数は、当然ステップ高さに基づいている。すなわち、ステップ高さが高くなればなるほど、生成されるビットは少なくなる。本発明によれば、ステップ高さは、各ブロックグループの始めに変化せしめられ、その結果、バッファ記憶装置の情報量は、理想値に近づき得る。次の決定則が用いられる。

【0021】ステップ高さQUANTは、
 $QUANT = f(B_{dev}) = f(B - B_{ideal})$

、(ここで関数fはBdev値に対して一定である)で表されるが、バッファ記憶装置の理想的な情報量からの偏差の関数である。fに対する閾値Bxは、BOOT-PROM内に記憶された値から導出され得る。異なるビットレートを処理可能とするために、Bx値は、次の公式に示したように、R / f oの係数である。すなわち、
 $T_x = B - B_{ideal} - B_x R / f_o$

【0022】QUANTの計算を簡単にするために、い

レートRに基づいている。

【0017】これに続く(k+g) / f o秒間には、いかなるビットも生成されない。その結果、バッファ記憶装置の情報量は減じられる。この減少率は、バッファ記憶装置アウトプットにおいて検出されるRである。k1個のスキップされたフレームを伴う望まれるフレームレートを達成するために、フレームコーディングの最後におけるバッファ記憶装置の情報量は、もしビットレートがイメージコーディング装置のインプットにおいてf o Hzであり、b R / f oがバッファ記憶装置の許容される最小の情報量であるならば、理想的に、次のようになる。すなわち、

$$B_e = (k_1 + b + g) R / f_o$$

となる。

【0018】もしBeが(k0 + b + g) R / f oより小さければ、コーダは、次のフレームが開始する前の一定時間内に、ビットの詰め込みを実行しなければならない。コーディングにおいて、「空のバッファ」は、結果的に、1 / f o秒間に0から(k0 + b + g) R / f oまで直線的に増大する。Bemptyは、(GOB - 1 + MB / 33) / 12 × (k0 = b) R / f oに等しくなる。

【0019】同様に、(回路中において得られる必要のある唯一のものである) バッファ記憶装置の理想的な情報量は、

$$B_{ideal} = (GOB - 1 + MB/33)/12 \times (k_1 + g) R / f_o + b R / f_o$$

くつかの項が、各フレームおよび各マクロブロックに対して導出されなければならない。各GOBにおける第1のMBに対し、

$$T_0 \geq 0 \rightarrow QUANT = QUANT + 3$$

$$T_1 \geq 0 \rightarrow QUANT = QUANT + 2$$

$$T_2 \geq 0 \rightarrow QUANT = QUANT + 1$$

$$T_3 < 0 \rightarrow QUANT = QUANT - 1$$

$$T_4 < 0 \rightarrow QUANT = QUANT - 2$$

$$T_5 < 0 \rightarrow QUANT = QUANT - 3$$

GOB内のMBに対し、

$$T_6 \geq 0 \rightarrow QUANT = QUANT + 1$$

$$T_7 < 0 \rightarrow QUANT = QUANT - 1$$

である。

【0023】ステップ高さは一定の範囲内に制限される、すなわち、

$$QUANT_{min} \leq QUANT \leq QUANT_{max}$$

となる。QUANTminより小さいステップ高さは、イメージの品質のいかなる実際的な改善をももたらさず、QUANTmaxより大きいステップ高さは、品質の悪いイメージを生成するので、ステップ高さが制限される。このような状況においてバッファ記憶装置の情報量を調整するために、ビット詰め込みおよびフレームスキップのような、別の技術が代わりに使用される必要があ

る。

【0024】一般に、異なるステップ高さが、INTE Rの場合およびINTRAの場合に対して用いられる。本発明によれば、修正されたステップ高さQUANT が、INTRAブロックに対して使用され、INTRAの場合に対する差を特定する可変Qmodを用いることによって、ブロック方式に対して切り換えがなされる。これは、

$$\begin{aligned} \text{QUANTINTRA} &= \text{QUANT} + \text{Qmod}, \\ \text{QUANTmin INTRA} &\leq \text{QUANTINTRA} \leq \text{QUANTmax INTRA} \end{aligned}$$

を与える。

【0025】Bidealを計算するために、スキップされる必要なフレームを指定するk1が知られなければならない。これは、 R/fo の関数、すなわちビデオシグナルのフレームレートによって分割されるアウトプットにおけるビットレートの関数でなければならない。ビデオシグナルのフレームレートは、一般に30Hzであり、一方、Rはバッファ記憶装置からのアウトプットにおいて測定される。k1は、値0、1、2、3をとりうるにすぎず、これは、もしk0=0であれば、バッファ記憶装置からのアウトプットにおいて、30、15、10および7.5Hzのフレームレートを与える。k1は、k1の値のそれぞれに対して、 R/fo 時間間隔を、 $R/fo > R0$ がk1=max(0, k0)を与え、

BOOT-PROM内に記憶されるパラメータ

CIFおよびQCIFに対する

1+b+g

R0-R2

x=0~10に対するBx+b

k1=0~3に対するkgまたはg

QUANTmin、QUANTmax

Qmod

QUANTmin INTRA、QUANTmax INTRA

【0029】こうして、バッファ制御に対する問題は、本発明によって、量子化器におけるステップ高さを調節することによって解決される。また、本発明は、当業者にとって自明の他の技術と組み合わせることもできる。

【図面の簡単な説明】

【図1】コーダコアおよびVMUXを有する周知のイメージコーディング装置のブロック図である。

【図2】本発明によるイメージコーディング装置のブロック図である。

【図3】本発明の好ましい実施例による、バッファ記憶装置の内容-時間曲線を示したグラフである。

【符号の説明】

1 コーダコア

R0 $\geq R/fo > R1$ がk1=max(1, k0)を与え、

R1 $\geq R/fo > R2$ がk1=max(2, k0)を与え、

R2 $\geq R/fo$ がk1=max(3, k0)を与えるように定義することによって、Rに基づくようになされ得る。

【0026】アウトプットでのフレーム速度は、1フレーム当たりのビット数があまり少なくなならないように選択される。アウトプットにおける異なる標準ビットレートRをもつ選択されたフレームレートの例を示すと次のようになる。すなわち、

R>384kbit/sに対して30Hz、

R>128kbit/sに対して15Hz、

R>64kbit/sに対して10Hz、

R<64kbit/sに対して7.5Hzであり、この例は、fo=30Hzに対して、R2=2133、R1=4267、R0=12800の時間間隔限界値を与える。

【0027】本発明による装置は、集積回路、例えばVLSI回路として構成されることが好ましい。外部から要求される異なるパラメータの値が、次に示したテーブルに従って、BOOT-PROM内に記憶される。

【0028】

【表1】

値の数

2

3

11

4

2

1

2

2 VMUX

3 減算回路

4 アウトプット

5 量子化器

40 T 変換コード

Q 量子化器

IT 逆変換コード

IQ 逆量子化器

FM フレームメモリ

ME 動作予測器

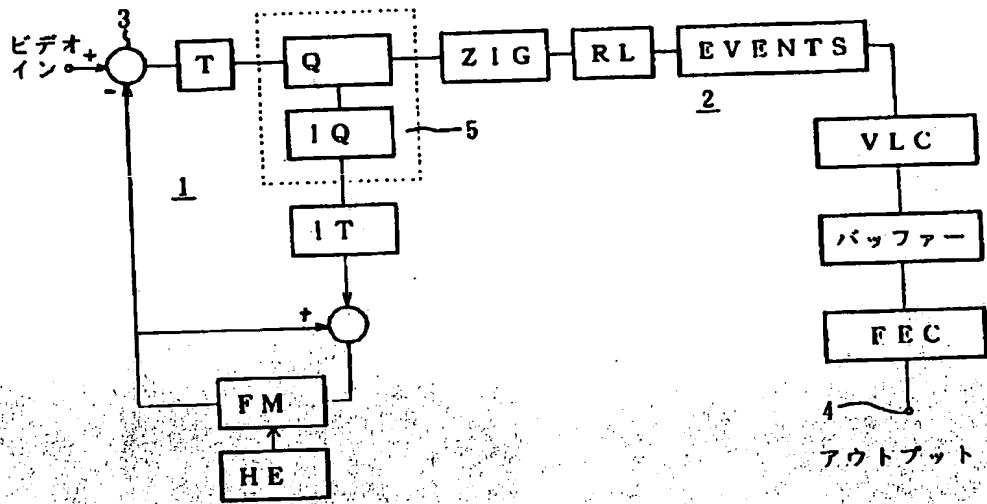
ZIG スキャニング装置

RL ランレングスコーディング装置

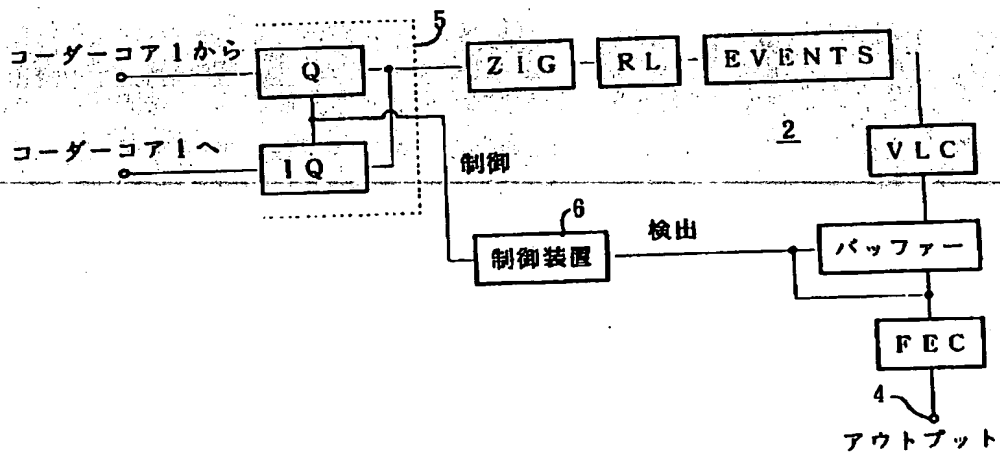
VLC 可変レングスコーディング装置

FEC エラー補正装置

【図1】



【図2】



【図3】

